

デジタル IC の種類

IC (Integrated Circuit) は集積回路の略で、標準的なデジタル IC はトランジスタ、ダイオード、抵抗などの電子回路素子をシリコン半導体基板上に一体化させて作ったモノリシック (mono-lithic) IC と呼ばれます。取扱い上の約束事を守ることで、論理演算を実行するブラックボックスとして考えることができます。

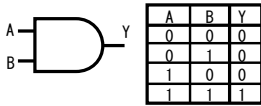
【1】機能による分類

AND、OR、NOT などの基本論理式を実行する IC をゲート IC と呼び、小規模な組み立て論理式を回路化する場合に使用します。大量のゲート IC を使用して頻繁に使われる回路は機能を標準化した専用 IC として市販されています。

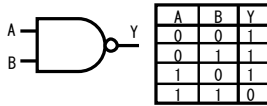
(a)ゲート IC

AND、OR、NOT などの基本論理動作を行う汎用デジタル IC をゲート IC と呼びます。論理回路は、論理式を米軍規格 (Military Standard) の MIL 記号で示します。○を「状態表示記号(state indicator)」と呼び、入出力が L のとき IC が能動状態になる負論理を示す記号です。

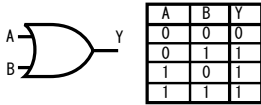
EX-OR (Exclusive OR) は排他的論理和を意味し、2 入力値が異なるときに出力を得る論理機能です。



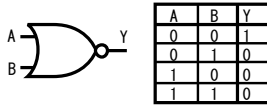
AND (アンド) $Y=A \cdot B$



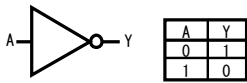
NAND (ナンド) $Y=\overline{A \cdot B}$



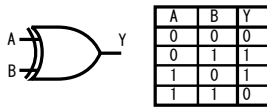
OR (オア) $Y=A+B$



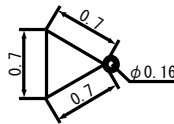
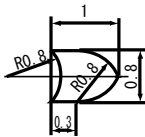
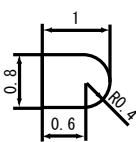
NOR (ノア) $Y=\overline{A+B}$



NOT (ノット) $Y=\overline{A}$



EX-OR (Exclusive OR : イクスクルージブオア)
 $Y=\overline{A} \cdot B + A \cdot \overline{B}$



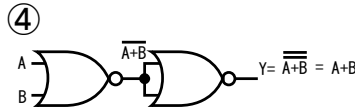
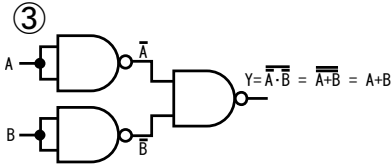
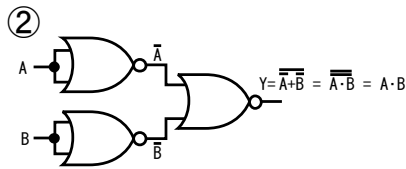
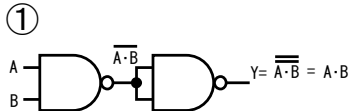
論理回路とデジタル IC 回路の図記号

端子数の少ないゲート IC は、1 つの IC パッケージに複数の同一論理素子を内蔵しています。パッケージ内の素子を有効に組合せて他の論理素子に置き換えると実装する IC の数を減らすことができます。

【練習問題】ブール代数の公理・定理を用いて次の間に答えなさい。

- ①AND を NAND だけで作りなさい。
- ②AND を NOR だけで作りなさい。
- ③OR を NAND だけで作りなさい。
- ④OR を NOR だけで作りなさい。

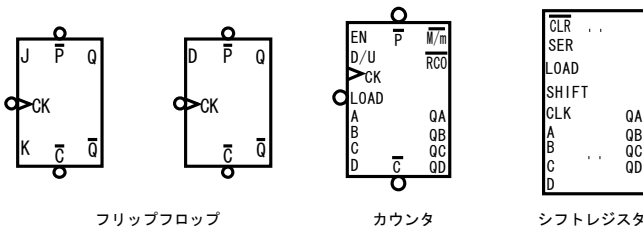
解



練習問題の解

(b)専用 IC

カウンタやメモリなどの頻繁に使用される回路を IC 化したもので、これらの図記号は長方形の中に機能を表す端子名を略号で示します。実際に使用される IC では、入出力に負論理を用いることが多く、状態表示記号や端子名の上に－（バー）を付けて負論理を表します。負論理入力や負論理出力は、信号 L のとき IC が能動状態になるので、アクティブロー（active low）と呼び、正論理をアクティブハイ（active high）と呼びます。



専用 IC の表し方

【2】集積度による分類

IC 内部で使用されている素子の集積度によって次のように分類できます。

SSI (Small Scale Integration : 小規模集積回路)

素子数 100 以下、汎用の論理ゲート IC など

MSI (Medium Scale Integration : 中規模集積回路)

素子数 100~1000 程度、レジスタ、カウンタなど

LSI (Large Scale Integration : 大規模集積回路)

素子数 1000~10 万程度、マイクロプロセッサ、メモリなど

VLSI (Very Large Scale Integration : 超大規模集積回路)

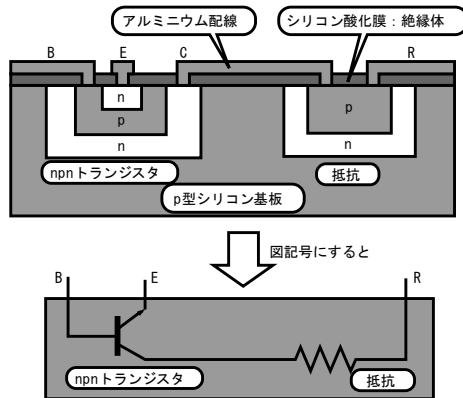
素子数 10 万以上、大容量メモリなど

【3】トランジスタの種類による分類

一般に使用されている IC の多くは TTL と C-MOS と呼ばれる IC です。両者は IC を構成するトランジスタの種類により異なった特徴をもちます。

(a)バイポーラ型 IC

バイポーラ(Bipolar)は 2 つ(Bi)の極性(pole)という意味をもちます。図のようにシリコン基板上に n と p 2 つの極性をもった半導体からトランジスタを形成するもので、代表的な IC に TTL(transistor-transistor logic)IC があります。

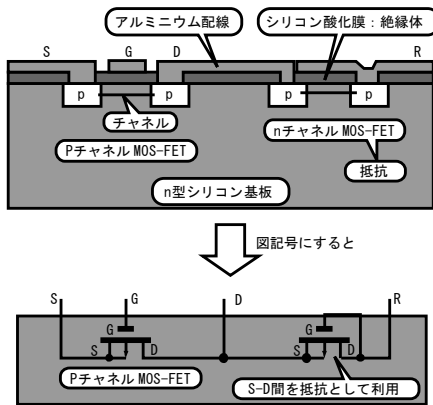


TTL IC の概略図

(b)ユニポーラ型 IC

ユニポーラ(Unipolar)は 1 つ(Uni)の極性(pole)の意味をもちます。シリコン基板上に 1 種類の半導体から FET (電界効果トランジスタ :

Field-Effect-transistor) を形成したもので、代表的な IC に CMOS (Complementary-Metal Oxide Semiconductor) IC があります。



CMOS IC の概略図

TTL と CMOS は次のように比較できます。現在、CMOS の応答速度は高速化され、消費電力が小さく低電圧から作動するので広い範囲に用いられています。

	TTL	CMOS
応答速度	高速	TTL より低速
消費電力	大きい	小さい
電源電圧	5 V±5%	1.2~30V 程度

【4】オリジナルソースとセカンドソース

現在使用されているデジタル IC の代用的なものは、アメリカ TI 社 (Texas Instrument) の 74 シリーズです。TTL 2 入力 NAND IC を基に多くの IC が作られ、74 ファミリとも呼ばれています。ファミリは等しい電気的特性をもち、ファミリ IC 相互の接続が確保されています。TI 社の製品をオリジナルソースと呼び、同等の特性をもつ他社の製品をセカンドソースと呼びます。

CMOS は、RCA 社の CD4000 シリーズやモトローラ社の 14500 シリーズを改良した 4000B シリーズを標準とします。ピン配置や入出力レベ

ルに TTL74 シリーズと互換性をもたせ、動作速度を高めた 74HC シリーズや 74AC シリーズと呼ばれる IC が作られ、TTL コンパチブルとして利用されています。

(5) デジタル IC の製品番号

デジタル IC の種類は非常に多く、必要とする IC は各メーカーの技術資料や市販の規格表から決定します。74 シリーズの表面には、製品の開発順につけられた次のような製品番号が印刷されています。

SN74LS193 (4 ビット同期式アップダウンカウンタ)

先頭に付くアルファベットはメーカーを示し、74 に続くアルファベットは電気的特性を示します。74 シリーズは 2 入力 NAND の 7400 から始まります。あまり使用されない製品は生産中止となり欠番となります。一般的な記号の意味を次に示しますが、メーカーによって表記法や番号の取り扱いが異なります。

デジタル IC の使い方

デジタル IC を使用するポイントを理解します。信号レベルは、特に断わりのない限り正論理とします

【1】IC のパッケージ構造

IC は内部の気密を保ち、外部との信号授受を行うために機械的強度のあるケースと接続端子をもちます。機器組み込み専用 IC などでは特殊なパッケージ構造もありますが、一般に次のような構造が用いられます。

(a)TO-5 型：CAN（キャン）型とも呼ばれ、IC を金属容器の中にガラスで密閉してリード線を出したものです。

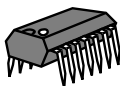
(b)DIP（Dual Inline Package）型：通称ムカデ型と呼ばれ、IC をセラミックやプラスチックで密閉してパッケージの両側に短い接続端子（ピン）を出したもので、最も一般的な形式です。

(c)SIP（Single Inline Package）型：DIP 型のピンを片側にまとめたもので、専用 IC で多く使われる形式です。

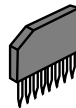
(d)LCC（Leadless Chip Carrier）型：CPU などの LSI で使用されるパッケージで、ピンをケースの側面に密着させ強度を高めています。



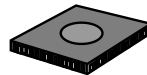
TO-5



DIP



SIP

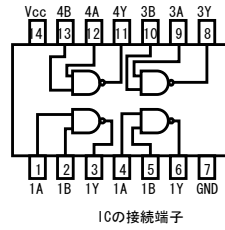
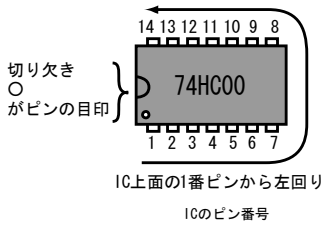


LCC

IC のパッケージ外観

【2】デジタル IC の接続端子

デジタル IC へ電源や信号を接続するには、IC から出ているピンを使用します。DIP 型 IC では対称な両端の端子を電源端子に使います。14 ピン IC の場合、プラス側端子（Vcc）が 14 番、グランド端子（GND）が 7 番ピンになります。回路のパターンは裏面で作るのでピンの位置を間違えないように注意が必要です。



IC のピン配置

入出力端子の電気的特性は、電圧を V 、電流を I で表し、添字として入力： I 、出力： O 、信号状態の H と L を組合せて、次のような規則性で表示します。

電源電圧	TTL : V_{CC}	CMOS : V_{DD}
信号状態	H のとき	L のとき
入力電圧	V_{IH}	V_{IL}
出力電圧	V_{OH}	V_{OL}
入力電流	I_{IH}	I_{IL}
出力電流	I_{OH}	I_{OL}

TTL IC の電源電圧は、 $5 \pm 0.5V$ と制限されています。CMOS IC は用途により $1.2 \sim 30V$ と広い範囲をもちます。一般に回路図では電源端子を省略するので、電源供給を忘れないよう注意が必要です。

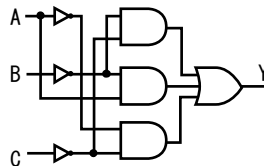
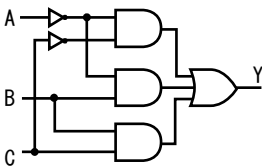
【3】論理式からデジタル組合せ回路へ

デジタル組合せ回路の信号処理部分は、IC の電源や入出力を除いて次のように論理式だけをデジタルゲート IC の MIL 記号に置き換えて考え

ます。① $Y = B \cdot C + \bar{A} \cdot B + \bar{A} \cdot \bar{C}$ ② $Y = \bar{B} \cdot \bar{C} + A \cdot \bar{B} + \bar{A} \cdot \bar{C}$

① $Y = B \cdot C + \bar{A} \cdot B + \bar{A} \cdot \bar{C}$

② $Y = \bar{B} \cdot \bar{C} + A \cdot \bar{B} + \bar{A} \cdot \bar{C}$



MIL 記号で表すデジタル組合せ回路

【練習問題】

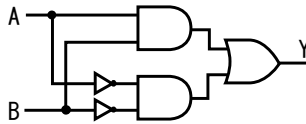
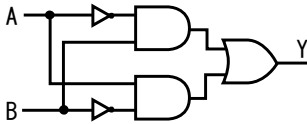
① EX-OR: $Y = \bar{A} \cdot B + A \cdot \bar{B}$ のデジタル組合せ回路を AND, OR, NOT で構成しなさい。

② 2 入力: A と B が一致したときに出力を得る一致回路の論理式 Y とデジタル組合せ回路を求めなさい。

解

① $Y = \bar{A} \cdot B + A \cdot \bar{B}$

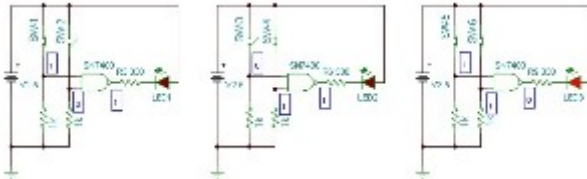
② $Y = A \cdot B + \bar{A} \cdot \bar{B}$



練習問題解答例

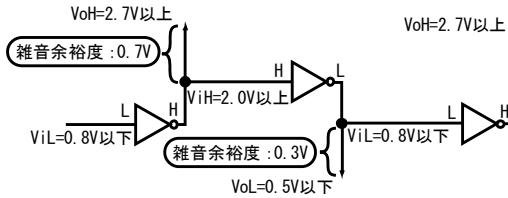
【4】デジタル IC の信号レベル

デジタル IC では、論理入力 1 は入力端子に H レベルの電圧を与え、論理入力 0 は L レベルの電圧を与えます。論理出力 1 のときは H レベル、論理出力 0 のときは L レベルの電圧が出力されます。次の例は、2 入力 NAND IC の出力で LED を点滅させる回路例です。LED が IC の出力端子に向かって電流を流すように接続されているので、出力が L のときに外部から IC へ電流が流れて LED が点灯します。特に信号 0 は「信号がない」のではなく、「L レベルの電圧がある」と意識しましょう。【ファイル名 : NAND1】



スイッチ入力信号の与え方

入出力信号 1 と 0 の電圧レベルは使用する IC の種類によって異なり、詳細な定格は IC それぞれに定格表が用意されています。例として、IC の入力信号が、 $V_{IL} : 0.8V$ 以下、 $V_{IH} : 2.0V$ 以上。出力信号が、 $V_{OL} : 0.5V$ 以下、 $V_{OH} : 2.7V$ 以上と確保されていれば、IC を接続したとき、入出力電圧レベルの差で伝達信号のエラーを防ぐことができます。この差を雑音余裕度：ノイズマージン（noise margin）と呼びます。

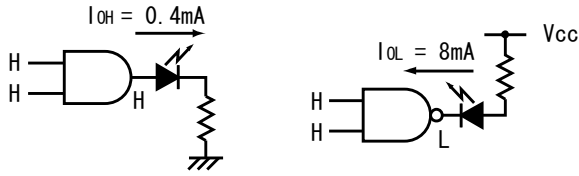


ノイズマージン

74HC CMOS の入力信号は、電源電圧 5V のとき、 $V_{IL} : 1.0V$ 以下、 $V_{IH} : 3.5V$ 以上。出力信号は、 $V_{OL} : 0.1V$ 以下、 $V_{OH} : 4.9V$ 以上のように確保されています。出力 L と H が切り替る時の入力電圧をしきい値：スレッシュホールド電圧（threshold voltage）と呼びます。

【5】出力端子への負荷の接続

デジタル IC は電圧の高低で論理処理を扱う素子で、大きな電流を必要とする負荷を直接接続することには向いていません。入力端子は大きな内部抵抗成分を持っていて、過大電流の流入を阻止します。このような特性をハイインピーダンス（high impedance）と呼びます。出力端子の抵抗成分は小さいので、大きな電流を取り出す負荷を直接接続すると IC の破壊につながります。IC の出力端子は論理 1 の流出電流： I_{OH} よりも、論理 0 の流入電流： I_{OL} が大きくとれるように作られています。流出電流で負荷を駆動することをソースロード、流入電流で負荷を駆動することをシンクロードと呼びます。



ソースロードとシンクロード

【6】未使用入力端子の処理

IC の未使用入力端子を未接続にしておくと誤動作の原因となることがあります。ハイインピーダンスの入力端子は信号をつながない場合、信号 H に等しい状態をとることがあり、これをオープンハイと呼びます。未使用入力端子は、強制的に電源電圧やグランドに接続して端子の状態を完全に 1 か 0 にしておきます。入力端子を電源電圧に接続して、端子電圧を H にすることをプルアップ、入力端子をグランドに接続して端子電圧を L にすることをプルダウンと呼びます。AND 入力の一本をプルダウンしたり、OR 入力の一本をプルアップすると論理機能が作動しなくなります。

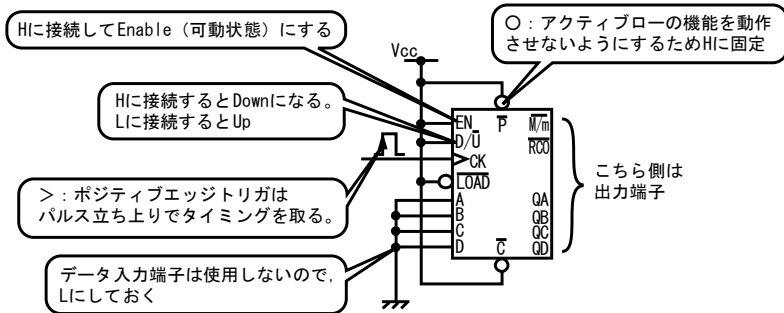
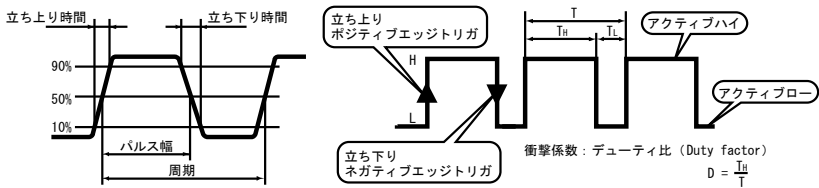
他の入力端子に接続する	強制的に HI にする	強制的に LI にする
	 AND (NAND) は機能する	 AND (NAND) は機能しない
	 NOR (OR) は機能しない	 NOR (OR) は機能する

未入力端子の処理

【7】パルス信号とデジタル信号

時間経過とともに L と H の状態が連続的に切り替わる信号をパルス信号 (pulse signal) と呼びます。パルスの高さを振幅、振幅の 10% から 90% の間で、L から H に切り替わるのに要する時間を立ち上がり時間、H

から L に切り替わる時間を立ち下り時間と呼びます。振幅の 50% の位置でパルス幅と周期 : T を定義し、周波数は $1/T$ となります。デジタル信号はパルス信号の L と H の二値で情報を表します。入力パルスの L と H の変化する瞬間で信号のタイミングを取る動作をエッジトリガ (edge trigger) と呼びます。パルスが L から H へ変化する立ち上りを利用するものをポジティブエッジトリガ (positive edge trigger) と呼び、入力端子に三角記号をつけて示します。反対に、パルスが H から L へ変化する立ち下りを利用するものをネガティブエッジトリガ (negative edge trigger) と呼び、三角記号の前に状態表示記号の O を付けて表します。デジタル信号の H の時間 : T_H と周期 : T の比 $D = T_H/T$ を衝撃係数 : デューティ比 (Duty factor) と呼びます。



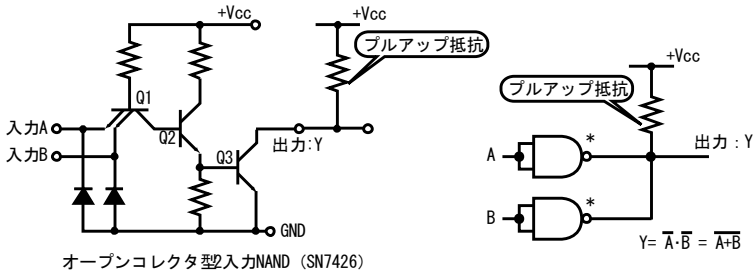
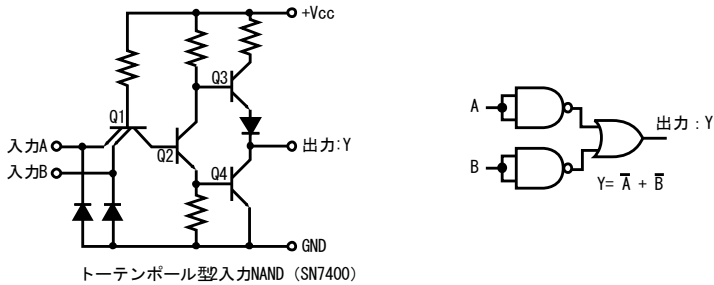
プリセット/リセット、アップ/ダウン入力をもつカウンタの例

パルス信号と信号の接続処理

【8】オープンコレクタ

IC の出力端子はトランジスタのコレクタ端子に相当します。IC 内部で出力端子に電源を供給しているものをトータンプール (totem ploe) 型と呼び、出力端子だけを出して電源を供給していないものをオープンコ

レクタ (open collector) 型と呼びます。オープンコレクタ型は出力端子をプルアップして外部から電源を供給して使用します。トータンポール型の出力同士を直接接続することはできませんが、オープンコレクタ型は、出力端子を直接並列接続して OR 出力とすることが可能で、これをワイヤード OR (wired OR) と呼びます。MIL 記号では*でオープンコレクタ型を示します。



トータンポール型とオープンコレクタ型

【練習問題】

周波数 20kHz, デューティ比 40% のパルス信号の①周期②信号 H の時間を求めなさい。

解

- ① 周期 : $T=1/f=1/(20 \times 10^3)=0.05[\text{ms}]=50[\mu \text{s}]$
- ② $\text{TH}=50 \times 0.4=20[\mu \text{s}]$